

PAT-NO: JP02001077305A  
DOCUMENT-IDENTIFIER: JP 2001077305 A  
TITLE: SEMICONDUCTOR DEVICE  
PUBN-DATE: March 23, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
IKEHASHI, TAMIO	N/A
IMAMIYA, KENICHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP11246576

APPL-DATE: August 31, 1999

INT-CL (IPC): H01L027/04, H01L021/822

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain an effective countermeasure against ESD(electrostatic discharge) for a semiconductor device having a diffusion layer structure in which an impurity is diffused at a high concentration in a diffusion layer in which the impurity is diffused at a low concentration.

SOLUTION: In diffusion layers respectively constituting a collector region 4, an emitter region 4, and a base region 5, two or more rows of high-concentration diffusion layers (9, 10, and 11) are formed in the transversal directions of the diffusion layers. In these diffusion

layers (9, 10, and 11),  
contacts 12, 13, and 14 are formed, respectively. When  
breakdown occurs in the  
diffusion layers (9, 10, and 11), the heat generated from  
the broken down  
portion is diffused to the contacts 12, 13, 14 and radiated  
from the contacts  
12, 13, and 14.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 許出願公開番号

特開2001-77305

(P2001-77305A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 27/04  
21/822

識別記号

F I

H 0 1 L 27/04

テマコード(参考)

H 5 F 0 3 8

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号 特願平11-246576

(22) 出願日 平成11年8月31日 (1999.8.31)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 池橋 民雄

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72) 発明者 今宮 賢一

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

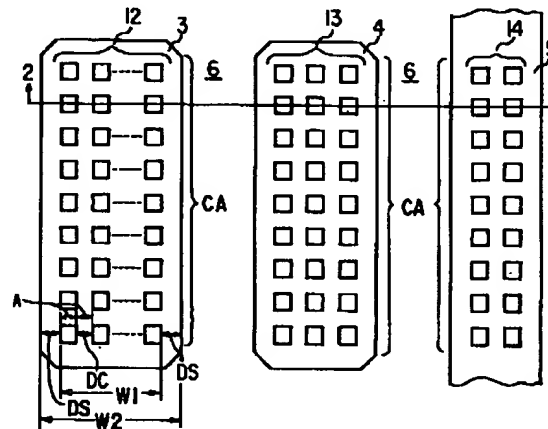
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 不純物濃度の薄い拡散層に濃度が濃い不純物が拡散された拡散層構造を有する半導体装置において、有効なESD対策が困難であった。

【解決手段】 コレクタ領域3、エミッタ領域4、ベース領域5を構成する拡散層には、拡散層の短手方向に2列以上の高濃度の拡散層9、10、11が形成されている。これら拡散層9、10、11にはそれぞれコンタクト12、13、14が形成されている。拡散層9、10、11において、ブレイクダウンが起き、この部分において発生した熱は各コンタクト12、13、14に分散して放熱される。



## 【特許請求の範囲】

【請求項1】 第1導電型の半導体基板と、  
前記半導体基板内に形成されたほぼ矩形状の第2導電型  
の第1、第2の拡散層と、

前記第1の拡散層の長手方向に複数形成され、短手方向  
に2列以上形成された前記第1の拡散層より不純物濃度  
が高い第2導電型の第3の拡散層と、

前記第2の拡散層の長手方向に複数形成され、短手方向  
に2列以上形成された前記第2の拡散層より不純物濃度  
が高い第2導電型の第4の拡散層と、

前記第3、第4の拡散層にそれぞれ接続された複数のコ  
ンタクトとを具備することを特徴とする半導体装置。

【請求項2】 前記第3、第4の拡散層、及びこれら第  
3、第4の拡散層に接続されるコンタクトは、前記第  
1、第2の拡散層の短手方向に3列以上形成されること  
を特徴とする請求項1記載の半導体装置。

【請求項3】 前記第1、第2の拡散層の短手方向端部  
に位置する前記コンタクトと前記第1、第2の拡散層の  
短手方向端部との相互間隔は、前記コンタクトの相互間  
隔の2倍以下であることを特徴とする請求項1記載の半  
導体装置。

【請求項4】 前記第1、第2の拡散層の各短手方向に  
配置される前記コンタクトの列数を $k$  ( $k$ は2以上の整  
数)、前記第1、第2の拡散層の各短手方向一端部から  
他端部間に配置された前記コンタクトの配置領域の幅 $W$   
1と、前記第1、第2の拡散層の各短手方向の幅 $W$ 2と  
の比 $W1/W2=X$ が

$$(2k-1)/(2k+3) \leq X < 1$$

を満足することを特徴とする請求項1記載の半導体装  
置。

【請求項5】 前記第1、第2の拡散層の各短手方向に  
配置される前記コンタクトの列数を $k$  ( $k$ は2以上の整  
数)、前記第1、第2の拡散層の各短手方向一端部から  
他端部間に配置された前記コンタクトの配置領域の幅 $W$   
1と、前記第1、第2の拡散層の各短手方向の幅 $W$ 2と  
の比 $W1/W2=X$ が

$$(2k-1)/(2k+3) \leq X \leq (2k-1)/2k$$

を満足することを特徴とする請求項1記載の半導体装  
置。

【請求項6】 前記第3、第4の拡散層は前記第1、第  
2の拡散層の下部から突出していることを特徴とする請  
求項1乃至5のいずれかに記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、例えば半導体チ  
ップを静電気放電 (ESD: Electro Static Discharge)  
による破壊から保護する半導体装置に関する。

## \* 【0002】

【従来の技術】 一般に、静電気放電 (ESD) は半導体  
チップを人間もしくは機械が運搬する場合などに生じ、  
数百V乃至数千Vの電圧が極短時間の間にチップの2端  
子間に印加される。このため、半導体チップをこの静電  
気放電による破壊から保護するため、チップ内にはES  
D保護素子が設けられている。

【0003】 図4乃至図6は、ESD保護素子の例を示  
すものであり、同一部分には同一符号を付している。図  
4はESD保護素子としてダイオードを用いた場合を示  
している。入力パッド100は例えば入力バッファ回路  
101を介して図示せぬ内部回路に接続されている。入  
力パッド100と電源端子102の相互間にはダイオード  
103が接続され、入力パッド100と接地端子10  
5の相互間にはダイオード104が接続されている。図  
5は、ESD保護素子としてダイオード接続されたバイ  
ポーラトランジスタ106、107を用いた場合を示  
し、図6はESD保護素子としてダイオード接続された  
MOSTランジスタ108、109を用いた場合を示し  
ている。

【0004】 ESD保護素子の動作は、図4乃至図6に  
示す回路とも同一であるため、図4を用いて説明する。  
半導体チップの電源端子102及び接地端子105は、  
例えば運搬中、電源が供給されていないためフローティ  
ング状態となっている。このため、入力パッド100と  
電源端子102の相互間で放電が生じる際、入力パッド  
100の電位が電源端子102の電位より高い場合と、  
その逆に、電源端子102の電位が入力パッド100の電  
位より高い場合とがある。入力パッド100の方が電源  
端子102よりも電位が高い場合、ダイオード103に  
フォワード電流が流れる。また、入力パッド100より  
も電源端子102の方が電位が高い場合、ダイオード1  
03がブレイクダウンし、電源端子102から入力パ  
ッド100側に電流が流れる。

【0005】 同様に、入力パッド100と接地端子10  
5の相互間に放電が生じた場合、入力パッド100と接  
地端子105の電位の大小関係に応じてダイオード10  
4がフォワード電流を流すかブレイクダウンすることに  
より内部回路を保護する。

【0006】 また、半導体チップが通常動作状態とされ  
ている場合、すなわち、入力パッド100の電位 $V_{PAD}$   
が次式 (A) を満足する場合、入力パッド100と電  
源端子102間、及び入力パッド100と接地端子10  
5間に接続されたESD保護素子はオフ状態となり、半  
導体チップの動作に影響を与えない。

## 【0007】

$$V_{SS} \leq V_{PAD} \leq V_{CC} \quad (V_{CC}: \text{電源電圧}, V_{SS}: \text{接地電圧})$$

… (A)

図7、図8は、バイポーラトランジスタからなるESD※50※保護素子の平面図、及び断面図を示し、図9、図10は

MOSTランジスタからなるESD保護素子の平面図、及び断面図を示している。図7、図8において、n型半導体基板110にはp型ウェル領域110aが形成されている。このウェル領域110aには不純物拡散層からなるコレクタ領域111、エミッタ領域112、ベース領域113が形成され、これらコレクタ領域111、エミッタ領域112、ベース領域113は例えばSTI (Shallow Trench Isolation) 114により分離されている。コレクタ領域111、エミッタ領域112、ベース領域113には、それぞれ例えばアルミニウムやタン

【0008】図9、図10において、n型半導体基板120にはp型ウェル領域120aが形成されている。このウェル領域120aにはMOSTランジスタが形成されている。すなわち、ウェル領域120aにはn型不純物拡散層からなるソース領域121、及びドレイン領域122が形成され、これらドレイン領域121、ソース領域122の相互間に位置するチャネル領域の上方には、図示せぬゲート絶縁膜を介してゲート電極123が形成されている。前記ドレイン領域121、ソース領域122には、それぞれ例えばアルミニウムやタングステンからなる複数のコンタクト124、125が形成されている。前記ウェル領域120aには、STI 126により前記MOSTランジスタから分離されたp型拡散層からなるコンタクト領域127が形成され、このコンタクト領域127には複数のコンタクト128が形成されている。

【0009】

【発明が解決しようとする課題】ところで、図7乃至図10に示すESD保護素子では、コレクタ領域111、ソース領域112、ベース領域113を構成する拡散層、及びソース領域121、ドレイン領域122、コンタクト領域127を構成する拡散層の端部と各拡散層に形成されるコンタクト115、116、117、125、124、128の相互距離DS（各拡散層の電流経路となる距離）をできるだけ長くしていた。この理由は次の二つである。

【0010】(1) ESDが発生した場合、ブレイクダウンは拡散層の端部で生じ易い。例えば図7、図8の場合、コレクタ領域111とSTI 114の境界部Aにおいてブレイクダウンが生じ易く、この境界部Aにおいて熱が発生する。前記相互距離DSが短い場合、発生した熱がコンタクト115乃至117に伝導し、コンタクト115乃至117にダメージを与えてしまうため、相互距離DSを長くしていた。

【0011】(2) 相互距離DSが短い場合、コンタクトと拡散層の端部との間を流れる電流に不均一が生じる。すなわち、電流は抵抗が最小の経路（最短距離）を

電流が集中し、この部分の拡散層が破壊されてしまう。したがって、コンタクトと拡散層の端部間にはほぼ一様に電流が流れるようにし、拡散層の破壊を抑えるため、相互距離DSを長くしていた。

【0012】最適な相互距離DSの長さはプロセスにより異なるが、0.25 $\mu$ mプロセスにおいては、およそ3~4 $\mu$ m程度である。この値は加工上の理由から定まるコンタクトと拡散層の距離の最小値（設計ルール値）のおよそ10倍である。

10 【0013】尚、これは入力パッドと接続される拡散層についてであり、電源端子と接続される拡散層のコンタクトと拡散層端部間の距離を長くすることは、保護素子の耐性向上に寄与しないことが知られている (C. Duvvury, R. Rountree, D. Baglee, A. Hyslop, L. White, "ESD Design Considerations for ULSI", EOS/ESD Symp. Proc., p45, 1985)。

【0014】ところで、半導体素子の微細化に伴い、スケールリング則に従って拡散層の厚さは薄くなる傾向にある。一方、アルミニウム、タングステン等の金属により形成されたコンタクトと拡散層の接触部においては、コンタクト抵抗の線形性（オーミック）を保障し、かつコンタクト抵抗自体を下げるため、コンタクトの開口部から拡散層と同一極性のイオンを再拡散させている。

【0015】すなわち、図11に示すように、例えばNチャネルMOSTランジスタの拡散層131において、コンタクト132の直下には、拡散層131から不純物濃度の濃いn<sup>+</sup>層133が突出して形成されている。このため、ブレイクダウンはコンタクト直下のn<sup>+</sup>層133において起こる。このような形状の拡散層を有する半導体装置において、図7乃至図10に示すような、拡散層の端部とコンタクトの相互距離DSが長いESD保護素子は有効ではない。なぜなら、コンタクトの直下でブレイクダウンが起こり、この部分に熱が発生するため、相互距離DSを長くする意義がないからである。この現象はNチャネルMOSTランジスタに限られるものではなく、PチャネルMOSTランジスタやバイポーラトランジスタの場合も同様である。

【0016】本発明は、上記課題を解決するためになされたものであり、その目的とするところは、不純物濃度の薄い拡散層に濃度が濃い不純物が拡散された拡散層構造を有する半導体装置において、ESDに対して有効に機能する半導体装置を提供しようとするものである。

【0017】

【課題を解決するための手段】本発明は、上記課題を解決するため、第1導電型の半導体基板と、前記半導体基板内に形成されたほぼ矩形状の第2導電型の第1、第2の拡散層と、前記第1の拡散層の長手方向に複数形成され、短手方向に2列以上形成された前記第1の拡散層より不純物濃度が高い第2導電型の第3の拡散層と、前記第2の拡散層の長手方向に複数形成され、短手方向に2

列以上形成された前記第2の拡散層より不純物濃度が高い第2導電型の第4の拡散層と、前記第3、第4の拡散層にそれぞれ接続された複数のコンタクトとを具備している。

【0018】前記第3、第4の拡散層、及びこれら第3、第4の拡散層に接続されるコンタクトは、前記第1、第2の拡散層の短手方向に3列以上形成されている。

【0019】前記第1、第2の拡散層の短手方向端部に位置する前記コンタクトと前記第1、第2の拡散層の短手方向端部との相互間隔は、前記コンタクトの相互間隔の2倍以下である。

【0020】前記第1、第2の拡散層の各短手方向に配置される前記コンタクトの列数を $k$  ( $k$ は2以上の整数)、前記第1、第2の拡散層の各短手方向一端部から他端部間に配置された前記コンタクトの配置領域の幅 $W1$ と、前記第1、第2の拡散層の各短手方向の幅 $W2$ との比 $W1/W2=X$ が

$$(2k-1)/(2k+3) \leq X < 1$$

を満足することを特徴とする。

【0021】前記第1、第2の拡散層の各短手方向に配置される前記コンタクトの列数を $k$  ( $k$ は2以上の整数)、前記第1、第2の拡散層の各短手方向一端部から他端部間に配置された前記コンタクトの配置領域の幅 $W1$ と、前記第1、第2の拡散層の各短手方向の幅 $W2$ との比 $W1/W2=X$ が

$$(2k-1)/(2k+3) \leq X \leq (2k-1)/2k$$

を満足することを特徴とする。

【0022】前記第3、第4の拡散層は前記第1、第2の拡散層の下部から突出している。

【0023】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0024】図1、図2は、本発明の第1の実施例を示すものであり、この発明をバイポーラトランジスタに適用した場合を示している。図2に示す $n$ 型半導体基板1には $p$ 型ウェル領域1aが形成されている。このウェル領域1aには $n$ 型の不純物、例えばリンがイオン注入され、不純物拡散層としてのほぼ矩形形状のコレクタ領域3、エミッタ領域4、ベース領域5が形成される。これらコレクタ領域3、エミッタ領域4、ベース領域5は例えばSTI (Shallow Trench Isolation) 6により分離されている。前記基板1上には絶縁膜7が形成され、この絶縁膜7には前記コレクタ領域3、エミッタ領域4、ベース領域5にそれぞれ対応して複数の開口8が形成される。これら開口8を介して前記コレクタ領域3、エミッタ領域4、ベース領域5のそれぞれに、これらより不純物濃度が高い $n$ 型の不純物、例えばヒ素がイオン注入される。この後、アニール処理により注入された不純物が拡散される。この結果、コレクタ領域3、エミッタ領

域4、ベース領域5のそれぞれには、コレクタ領域3、エミッタ領域4、ベース領域5の下面から一部が突出した複数の高濃度拡散層9、10、11がそれぞれ形成される。コレクタ領域3、エミッタ領域4、ベース領域5としての拡散層を形成するリンの濃度は、ピーク値で例えば $1 \times 10^{20} \text{ cm}^{-3}$ であり、高濃度拡散層9、10、11を構成するヒ素の濃度は、ピーク値で例えば $1 \times 10^{21} \text{ cm}^{-3}$ とされている。この高濃度拡散層9、10、11を構成する不純物の種類及び濃度は、上記例に限定されるものではなく、この部分でブレイクダウンが発生する条件を設定できればよい。

【0025】この後、各開口部8内に、前記高濃度拡散層9、10、11に接続される例えばアルミニウムやタングステンからなる複数のコンタクト12、13、14が形成される。これらコンタクト12、13、14は、コレクタ領域3、エミッタ領域4、ベース領域5の各長手方向に平行して複数個配列され、このコンタクト列CAが短手方向に2列以上配列されている。前記コレクタ領域3は外部接続パッドとしての例えば入力パッドに接続され、エミッタ領域4及びベース領域5は電源端子又は接地端子に接続される。

【0026】次に、上記コンタクト12、13、14の配置についてさらに説明する。静電気放電時に半導体素子が破壊に至るのは、ブレイクダウン時に拡散層上で発生した熱の最高温度がシリコンの融解温度に達した場合と考えられている。このため、局所的にも発生した熱の最高温度がシリコンの融解温度に達しないことが必要である。前述したように、ブレイクダウン時には入力パッドに接続される拡散層で最も多くの熱が発生する。したがって、この実施例の場合、コレクタ領域3において最も多くの熱が発生する。このため、コレクタ領域3に例えば3列以上のコンタクト列CAを配置し、局所的な熱の最高温度がシリコンの融解温度に達しないようにすることが必要である。

【0027】また、コレクタ領域3の短手方向両側に位置するコンタクトとコレクタ領域3との相互間距離DSは、例えば $0 \mu\text{m}$ より大きく相互間距離DCの2倍以下とされ、好ましくは相互間距離DCの0.5倍以上、2倍以下とされる。前記相互間距離DSは、具体的には、各拡散層の電流の経路となる側の端部からこの端部に隣接するコンタクトまでの距離であり、コレクタ領域3の場合、図1に示す距離となる。相互間距離DSは拡散層の面積を縮小するために短いほうがよいが、前記開口部8を形成するためのマスク合わせの余裕を考慮した場合、各コンタクトの相互間距離DCの0.5倍以上、2倍以下が好ましい。

【0028】また、前記相互間距離DSを別の観点から規定すると次のようになる。ESD保護素子を構成するトランジスタは、例えば半導体記憶装置の周辺回路を構成している。本発明のESD保護素子の場合、この周辺

回路を構成するトランジスタの拡散層の境界とコンタクトとの相互間距離DSの設計ルールの最小値の2倍以内と規定される。具体的には、前記相互間距離DCが例えば $0.3\mu\text{m}$ である場合、相互間距離DSは例えば $0.35\mu\text{m}$  ( $<0.3 \times 2\mu\text{m}$ ) に設定される。

【0029】さらに、コンタクト列の短手方向一端部から他端部までの配置領域の幅W1と拡散層の短手方向の幅W2との比 $W1/W2$ により規定することもできる。

例えばコンタクト列が2列であり、コンタクトの幅が $0.3\mu\text{m}$ 、コンタクトの相互間距離DCが $0.3\mu\text{m}$ 、相互間距離DSが $0.35\mu\text{m}$ である場合、 $W1/W2$ は、

$$W1/W2 = ((0.3 \times 2) + 0.3) / ((0.35 + 0.35) + ((0.3 \times 2) + 0.3)) = 0.9 / 1.6 \approx 0.56$$

であり、コンタクト列の短手方向一端部から他端部までの幅と拡散層の短手方向の幅の比がほぼ0.56と規定できる。

【0030】また、上記と同様の条件でコンタクト列が3列の場合は、

$$W1/W2 = ((0.3 \times 3) + (0.3 \times 2)) / ((0.35 + 0.35) + ((0.3 \times 3) + (0.3 \times 2)))$$

$$DS = \{A(2k-1) - XA(2k-1)\} / 2X \\ = A(2k-1)(1-X) / 2X$$

となる。

【0035】[1] 上述したように、相互間距離DSがコンタクトの幅Aの2倍以下、すなわち、 $0 < DS \leq 2A$  であるとする、(1)式より

$$0 < A(2k-1)(1-X) \quad \dots (2)$$

$$A(2k-1)(1-X) \leq 4XA \quad \dots (3)$$

(2)式より、 $A > 0$ 、 $2k-1 > 0$ であるため、Xは

$$X < 1 \quad \dots (4)$$

となる。また、(3)式より、Xは

$$A(2k-1)(1-X) \leq 4XA \\ (2k-1) - (2k-1)X \leq 4X \\ 2k-1 \leq 4X + (2k-1)X \\ (2k-1) / (2k+3) \leq X \quad \dots (5)$$

となる。したがって、(4)式及び(5)式より、

(6)式が得られる。

$$(2k-1) / (2k+3) \leq X < 1 \quad \dots (6)$$

(6)式より、コンタクトの列数 $k=2$ の場合、W1とW2の比Xの範囲は

$$3/7 \leq X < 1 \\ 0.43 \leq X < 1 \quad \dots (7)$$

となる。この範囲内に前述した $X \approx 0.56$ が含まれている。また、コンタクトの列数 $k=3$ の場合、比Xの範囲は

$$5/9 \leq X < 1 \\ 0.56 \leq X < 1 \quad \dots (8)$$

となる。この範囲内に前述した $X \approx 0.68$ が含まれている。

【0037】[2] 一方、マスク合わせの余裕を考慮

$$* 3 \times 2) = 1.5 / 2.2 \approx 0.68$$

となり、コンタクト列の短手方向一端部から他端部までの幅と拡散層の短手方向の幅の比がほぼ0.68と規定できる。

【0031】上記コンタクト列の短手方向一端部から他端部までの配置領域の幅W1と拡散層の短手方向の幅W2との比 $W1/W2$ を具体的に説明すると次のようになる。

【0032】各コンタクトの拡散層の短手方向の幅、及びコンタクトの相互間隔をAとし、コンタクトの列数をk (2以上の整数)とした場合、コンタクト列の短手方向一端部から他端部までの配置領域の幅W1、及び拡散層の短手方向の幅W2は次のように表される。

$$【0033】 W1 = A \times k + (k-1) \times A = 2Ak - A = A(2k-1)$$

$$W2 = W1 + 2DS = A(2k-1) + 2DS$$

幅W1、W2の比をXとした場合、Xは次式で表される。

$$【0034】 X = W1/W2 = \{A(2k-1)\} / \{A(2k-1) + 2DS\}$$

これより、拡散層の境界とコンタクトとの相互間距離DSを求めると、

$$* 0 < A(2k-1)(1-X) / 2X \leq 2A$$

となり、これを变形すると

$$0 < A(2k-1)(1-X) \leq 4XA$$

となる。これより、

★【0036】

★

◆囲は

\*し、相互間距離DSがコンタクトの幅Aの1/2以上、2倍以下、すなわち、 $A/2 \leq DS \leq 2A$ であるとする

\*50 と、上記(1)式より

9

10

$A/2 \leq A(2k-1)(1-X)/2X \leq 2A$  \* \*となる。これより、

$$AX \leq A(2k-1)(1-X) \quad \dots (9)$$

$$A(2k-1)(1-X) \leq 4XA \quad \dots (10)$$

(9)式より、Aを消去すると ※となり、これよりXを求めると、

$$X \leq (2k-1)(1-X) \quad ※$$

$$X \leq (2k-1)/2k \quad \dots (11)$$

となる。また、(10)式より、Aを消去すると ★となり、これよりXを求めると、

$$(2k-1)(1-X) \leq 4X \quad ★$$

$$(2k-1)/(2k+3) \leq X \quad \dots (12)$$

となる。したがって、(11)式及び(12)式より、☆10☆(13)式が得られる。

$$(2k-1)/(2k+3) \leq X \leq (2k-1)/2k \quad \dots (13)$$

(13)式より、コンタクトの列数 $k=2$ の場合、 $W1 \blacklozenge \blacklozenge$ と $W2$ の比 $X$ の範囲は

$$3/7 \leq X \leq 3/4$$

$$0.43 \leq X \leq 0.75 \quad \dots (14)$$

となる。この範囲内に前述した $X=0.56$ が含まれて \*囲は

いる。また、コンタクトの列数 $k=3$ の場合、比 $X$ の範

$$5/9 \leq X \leq 5/6$$

$$0.56 \leq X \leq 0.83 \quad \dots (15)$$

となる。この範囲内に前述した $X=0.68$ が含まれて いる。

【0038】上記のように、コンタクト列の短手方向一端部から他端部までの幅 $W1$ と拡散層の短手方向の幅 $W2$ との比 $W1/W2$ により規定する場合においても、拡散層の面積を縮小するためにこれらの比が(6)式に示すように広い範囲のほうがよい。しかし、前記開口部8を形成するためのマスク合わせの余裕を考慮した場合、(13)式に示す範囲が好ましい。

【0039】上述したコンタクトの配置の関係は、コレクタ領域3について説明したが、この関係をエミッタ領域4、ベース領域5にも適用することによりESD保護素子の性能をさらに向上できる。

【0040】上記第1の実施例によれば、コレクタ領域3、エミッタ領域4、ベース領域5を構成する拡散層の全面に複数の高濃度拡散層9、10、11を形成し、これら拡散層9、10、11にそれぞれコンタクト12、13、14を形成している。このため、高濃度拡散層9、10、11において、ブレイクダウンが起き、この部分において発生した熱が各コンタクト12、13、14に分散して放熱される。したがって、局所的な温度上昇を防止でき、ESD保護素子の破壊を防止できる。

【0041】しかも、ブレイクダウンが高濃度拡散層9、10、11において起きるため、従来のようにコンタクトと拡散層の端部間の電流経路を考慮する必要がない。したがって、拡散層の端部とコンタクトとの相互間距離 $D_S$ を短くすることができ、ESD保護素子を構成するトランジスタの面積を小さくすることができる。

【0042】さらに、コレクタ領域3、エミッタ領域4、ベース領域5としての各拡散層上には、発生する熱量に応じて2列以上のコンタクト12、13、14を設けている。特に、コレクタ領域3のように、静電気放電※50

※において、ブレイクダウンの発生確率が高く、大きな熱が発生する可能性のある箇所に3列以上のコンタクト12を設けることにより、発熱箇所及び熱量を分散させることができ、最高温度を下げるができる。すなわち、静電気放電時に発生する熱量は放電電圧と外部接続パッドに付加された容量により規定される。この発生する熱量が図7、図8に示す従来例と同様であると考えた場合、コンタクト列が従来例のように1列であると、従来拡散層の両側(図8のA部)に分散して発生していた熱がコンタクト列直下に集中して発生する。このため、この発生した熱を十分にコンタクトにより放出することができない。また、コンタクト列が2列である場合、各コンタクト列の直下で発生する熱量は1列の場合の1/2となり、これら2列のコンタクトにより発生した熱をほぼ放出することができる。さらに、コンタクト列が3列以上の場合、各コンタクト列で発生する熱量が1/3以下に減少するため、これらコンタクト列により確実に発生した熱を放出できる。

【0043】また、コレクタ領域3の短手方向両側に位置するコンタクトとコレクタ領域3の端部との相互間距離 $D_S$ は、各コンタクトの相互間距離 $D_C$ の2倍以下とされている。したがって、従来に比べて、コンタクトを各拡散層の端部近傍まで配置できるため、コンタクトの数が増大した場合においても、拡散層の面積の増大を抑えることが可能であり、半導体装置におけるレイアウト面積の増大を抑制できる。

【0044】さらに、各コンタクトはアルミニウム又はタングステン等の熱伝導率の良好な金属を用いているため、コンタクトの数の増大に伴い発生した熱を速やかに放熱できる利点を有している。

【0045】尚、上記第1の実施例は、バイポーラトランジスタに本発明を適用した場合について説明したが、



これに限定されるものではなく、ダイオードによるESD保護素子、及びMOSTランジスタによるESD保護素子にも同様に適用できる。MOSTランジスタの場合、入力パッドに接続されるドレイン領域に3列以上にコンタクト列が配置される。

【0046】さらに、上記第1の実施例は、入力バッファに接続されるESD保護素子について説明したがこれに限定されるものではない。例えば出力バッファ側のESD保護素子は、入力バッファのように、入力バッファの入力端にESD保護素子を接続する構成ではなく、出力バッファ自体を例えばMOS型のESD保護素子として機能させる方式がしばしば用いられている。このような場合、出力バッファを構成するMOSTランジスタの拡散層に対して上記構成を適用することにより、第1の実施例と同様の効果を得ることができる。

【0047】図3は、本発明の第2の実施例を示すものであり、図1、図2と同一部分には同一符号を付し、異なる部分についてのみ説明する。上記第1の実施例は、コンタクトが不純物濃度の高い拡散層9に形成されることを前提とした例について説明した。しかし、これとは逆に、意図的にコンタクトが形成される領域にブレークダウンが起こる程度に不純物濃度の高い拡散層9を形成することが考えられる。このような、構成は高いESD耐性を確保することが困難とされているシリサイド型拡散層を有する半導体素子に適用すると特に有効である。

【0048】すなわち、図3において、例えばn型の拡散層3の表面領域には例えばタングステンからなるシリサイド層21が形成されている。このシリサイド層21及び前記拡散層3には、複数のコンタクトの開口部8から高濃度の例えばn型不純物が導入され、高濃度の拡散層9が形成される。これら高濃度の拡散層9に対応して、例えばタングステンからなるコンタクト12が形成される。この実施例にいて、拡散層3とコンタクト12の配置の関係は、第1の実施例と同様である。すなわち、発熱量の多い拡散層に対して2列以上、好ましくは3列以上のコンタクトが配置される。また、コンタクト相互間隔、及び拡散層の短手方向端部に位置するコンタクトと拡散層の端部との相互間隔の関係も第1の実施

例と同様である。

【0049】上記構成によれば、シリサイド層21及び前記拡散層3に複数の高濃度の拡散層9を形成し、これら拡散層9にコンタクト12を形成している。このため、シリサイド型拡散層を有する半導体素子に対して高いESD耐性を確保することができる。

【0050】その他、本発明は、上記実施例に限定されるものではなく、発明の要旨を変えない範囲で変形実施可能なことは勿論である。

【0051】

【発明の効果】以上詳述したように本発明によれば、不純物濃度の薄い拡散層に濃度が濃い不純物が拡散された拡散層構造を有する半導体装置において、ESDに対して有効に機能する半導体装置を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す平面図。

【図2】図1の2-2線に沿った断面図。

【図3】本発明の第2の実施例を示す断面図。

【図4】従来のESD保護素子の一例を示す平面図。

【図5】従来のESD保護素子の他の例を示す回路図。

【図6】従来のESD保護素子の他の例を示す回路図。

【図7】従来のESD保護素子の一例を示す平面図。

【図8】図7の8-8線に沿った断面図。

【図9】従来のESD保護素子の他の例を示す平面図。

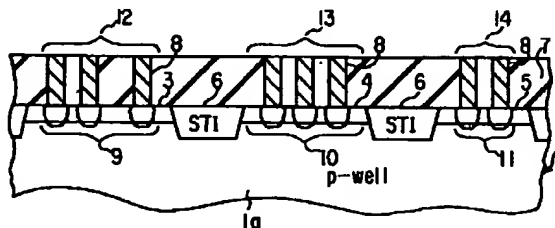
【図10】図9の10-10線に沿った断面図。

【図11】従来のESD保護素子の他の例を示す断面図。

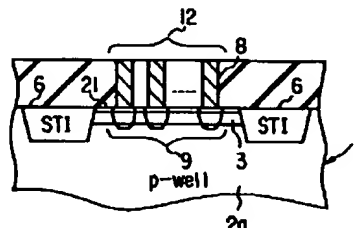
【符号の説明】

- 1…半導体基板、
- 2…ウェル領域、
- 3…コレクタ領域、
- 4…エミッタ領域、
- 5…ベース領域、
- 9、10、11…高濃度拡散層(n<sup>+</sup>)、
- 12、13、14…コンタクト、
- 21…シリサイド層、
- CA…コンタクト列。

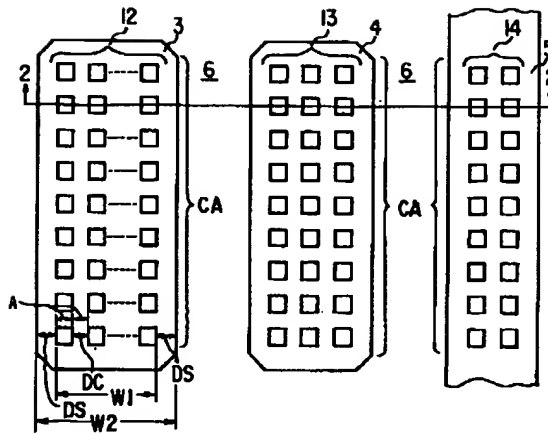
【図2】



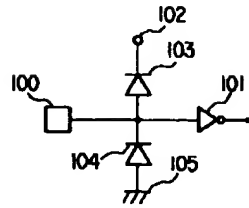
【図3】



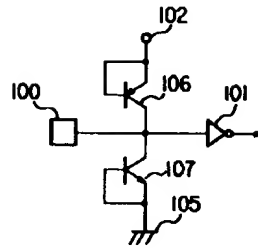
【図1】



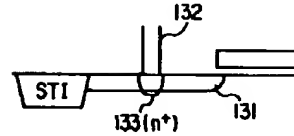
【図4】



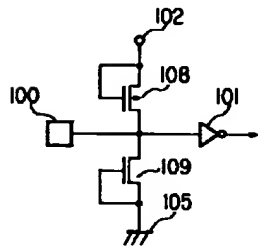
【図5】



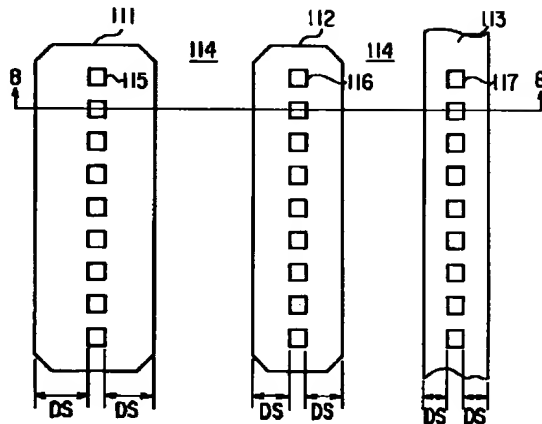
【図11】



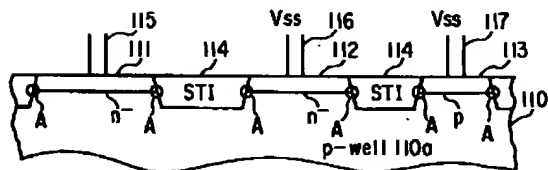
【図6】



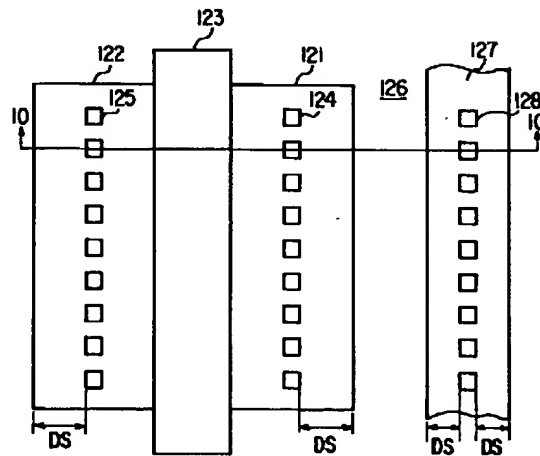
【図7】



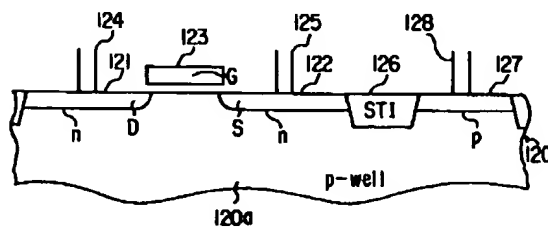
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 5F038 BH04 BH05 BH06 BH07 BH13  
BH16 CA02 CA08 CD18 EZ12  
EZ13 EZ17 EZ20